

低溫複晶矽薄膜電晶體技術及其在平面顯示器上之應用

Low-Temperature Polysilicon Thin Film Transistor Technology and Its Applications on Flat Panel Display

鄭晃忠、常鼎國、蔡春乾、陳柏廷、呂健豪

Huang-Chung Cheng, Ting-Kuo Chang, Chun-Chien Tsai, Bo-Ting Chen, Jian-Hao Lu

低溫複晶矽薄膜電晶體兼具了電特性佳、體積小、CMOS 製程相容，以及低溫製程、可大面積化的優點，因此未來將取代傳統的非晶矽薄膜電晶體作為開關元件，再者，甚至於周邊驅動電路、邏輯控制電路、記憶體、中央控制單元 (CPU) 等也可以同時製作於同一基板上，達到「系統在面板上 (system on panel)」的目標。然而，目前低溫複晶矽薄膜電晶體在製作上仍有許多問題尚待解決，如複晶矽薄膜的結晶性與均勻性、高品質低溫閘極氧化層的製備等，若無法解決上述的問題，則高效能的低溫複晶矽薄膜電晶體便無法製作出來。本文將針對低溫複晶矽薄膜電晶體之現有技術做一探討，同時對其應用在平面顯示器上做一介紹。

Low temperature poly-Si thin film transistors (LTPS TFTs) technology possess the capability of low temperature CMOS process on large-substrate with small device size feature, and it has shown the potential of replacing the traditional a-Si TFTs technology in the future for the driving device of AMOLED. Moreover, by promoting device performance further, peripheral driving circuits, control circuit, memory devices, and even CPU can all be fabricated on the same substrate. This can approach the goal of “system on panel”. However, there are still lots of problems on LTPS TFTs fabrication process which need to be solved, such as the crystallinity and uniformity improvement of poly-Si thin films, the formation of the high-quality low-temperature deposited gate oxide and so on. It is impossible to produce high-performance TFTs without solving those problems above. In this article, the nowadays technology of the LTPS TFTs will be investigated and its applications on the flat panel displays will be also be introduced.

一、簡介

在非晶矽薄膜電晶體液晶顯示器技術的日趨成熟下，各廠家為保持競爭優勢，已逐漸展開下世代

顯示器技術的研發，而在各項進行的研發技術中，低溫複晶矽薄膜電晶體的製程開發便是其中一項令人矚目的焦點。由於複晶矽薄膜電晶體相較於非晶矽薄膜電晶體具有較高的載子移動率及可靠度，使



圖 1. 於塑膠基板上製作低溫複晶矽薄膜電晶體。

得它在主動式驅動顯示器中的應用十分廣泛，例如它可將驅動電路乃至於控制電路與顯示器面板積體化至同一基板上，如此一來不但顯示器的成本可以降低，且可靠度及解析度亦可大大的提高（此即 system-on-panel 的觀念）。若再加以低溫製程，則複晶矽薄膜電晶體更可製作於低成本的玻璃基板乃至於塑膠基板上，那麼應用層面將更為廣泛。圖 1 即為將低溫複晶矽薄膜電晶體製作於塑膠基板上之實例。

在目前低溫複晶矽薄膜電晶體的各项製程步驟中，決定元件特性優劣同時也是最關鍵的一項製程步驟就是非晶矽薄膜再結晶。非晶矽薄膜電晶體與複晶矽薄膜電晶體主要的差異在於其電晶體中通道所採用材質上的不同。顧名思義，非晶矽薄膜電晶體中通道所採用材質為含大量氫的非晶矽 (a-Si:H)，而複晶矽薄膜電晶體中通道所採用材質則為複晶矽 (poly-Si)。一般而言，傳統上複晶矽必須要在高溫下才能形成，一般的玻璃基板無法承受如此高溫，因此必須採用價格昂貴的石英作為基材，而應用的範圍只侷限於小尺寸的液晶面板，如液晶投影機中所採用的液晶光閥等。而所謂的低溫複晶矽薄膜即意指在低溫的狀態下形成這層複晶矽薄膜，這使得採用較為低廉的玻璃基板成為可能，也使得複晶矽薄膜電晶體液晶顯示器能夠大面積化。而在各種低溫再結晶的技術中，又以準分子雷射

(excimer laser) 退火方式所形成的低溫複晶矽薄膜擁有最佳的性質，且為現今生產線所採用的量產技術，故本文將針對準分子雷射退火技術作一介紹。

除了上述所提到的低溫結晶技術外，在低溫複晶矽薄膜電晶體的製作過程中，還有其他關鍵的製程步驟，這其中包含了低溫非晶矽薄膜之沉積、高品質低溫閘極介電層的形成、摻雜離子的植入與活化及氫化等關鍵製程技術，這些技術往往也是製作低溫複晶矽薄膜電晶體時成敗的關鍵，因此本文也將就上述各項關鍵製程作概略性的探討。

二、準分子雷射退火技術

1. 準分子雷射退火系統

一般常見的準分子雷射退火系統大致可分為三個主要的部分：準分子脈衝雷射產生源（雷射共振腔體）、雷射光束調變透鏡系統、真空及加熱系統以及控制掃描步進平台。圖 2 為準分子雷射退火系統之示意圖。

準分子雷射為一種以氣體為激發源的脈衝雷射，目前常見的準分子雷射都是以鈍性氣體與鹵化物作為激發源，例如 XeCl (308 nm)、KrF (248 nm) 及 ArF (193 nm) 等。其激發的機制如圖 3 所示，當 A 與 B 兩個原子相互靠近時，隨著距離越近，所需要的能量將越高，也就是兩個原子會發生排斥效應，因此很難形成分子鍵結，但是當其中一個原子 B 受激發，產生一個激發態的 B* 原子，此時 B* 原子將有機會與 A 原子形成一激發態的分子 AB*，當這種激發態的分子 AB* 掉回基態時，便會放出雷射，並相互排斥而形成原來的 A 與 B 原子，這種過程週而復始的產生便會放出脈衝式的雷射光。

準分子雷射共振腔體為產生脈衝雷射的主要部分，根據不同的氣體組成會產生不同波長的雷射脈波，然而為了安全起見，腔體內除反應氣體外亦會加入大量的緩衝氣體，例如 He 及 Ne。除雷射脈波的波長外，其他諸如雷射的功率、掃描頻率、雷射脈衝持續的時間、雷射脈衝對脈衝間的穩定度、以及雷射脈衝空間上的均勻性等參數，皆與雷射共振腔體系統相關。一般而言，準分子雷射脈衝持續的時間約為數十奈秒。

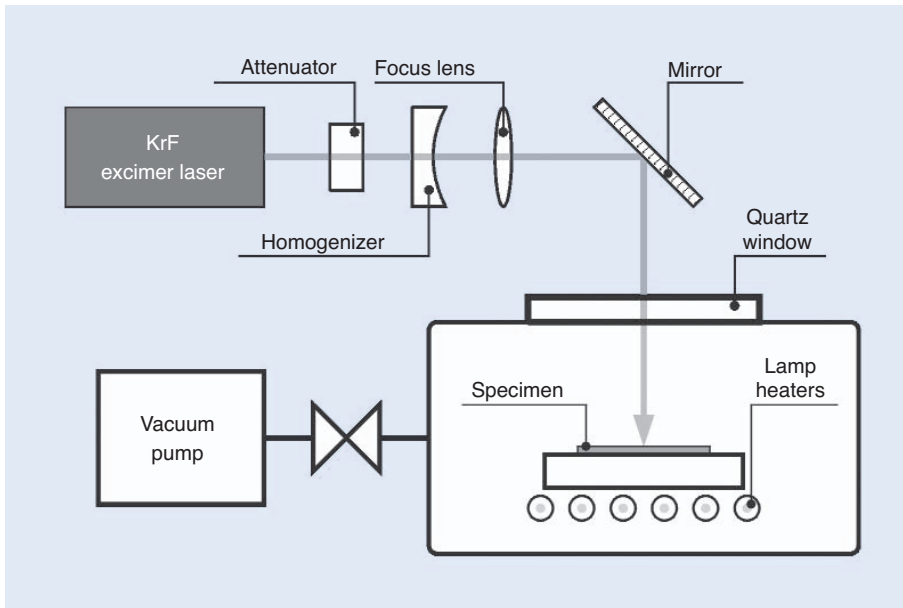


圖 2. 準分子雷射退火系統之示意圖。

雷射光經由共振腔輸出後會經過一連串的透鏡組合，最後在試片退火腔體內的掃描基板上聚焦。一般常見的透鏡組合包含了能量衰減透鏡 (attenuator)、聚焦透鏡 (focus lens) 以及調變光束長短軸的均相透鏡 (homogenizer)，其中又以均相透鏡對於最後聚焦之雷射光特性影響最大。均相透鏡主要的功用是將共振腔輸出的雷射光從高斯分布形態調變成均勻的平頭式分布形態，同時將雷射光束放大至所需的大小，因此一般來說均相透鏡其實是兩組透鏡，分別調整雷射光長軸與短軸兩個部分，圖 4 為雷射光束經由均相透鏡調變之示意圖。

另外真空腔體系統以及基板加熱系統乃至於機

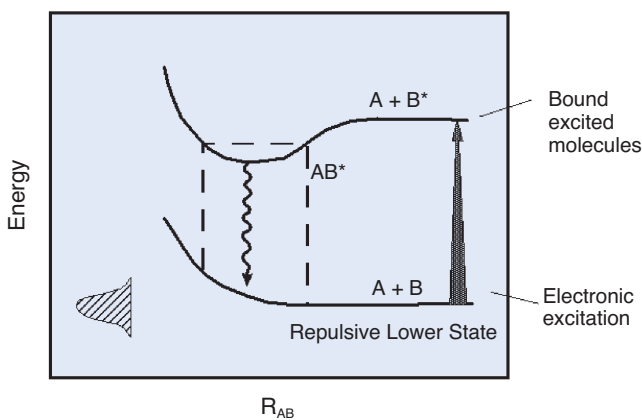


圖 3. 準分子雷射之激發機制。

械手臂傳送系統，亦為準分子雷射退火系統中所不可或缺的配備。這些系統除影響產率外，雷射退火時外在的環境狀況亦會對退火後複晶矽薄膜品質造成影響。

2. 準分子雷射退火技術理論

當準分子雷射照射在非晶矽薄膜表面時，由於非晶矽薄膜對準分子雷射之深紫外光的吸收係數很高，同時雷射光的脈衝時間很短，大約只有 25 – 30 奈秒 (ns)，因此絕大多數的雷射光能量都在非晶矽薄膜表面被吸收，可以達到快速的熔融與再結晶，是故玻璃基板能保持在低溫的狀態而不受到影響。

複晶矽薄膜的結晶性與脈衝雷射入射光的強度相關，在某個特定的能量範圍內可以得到最大的晶粒，也就是說矽薄膜固化的過程中會受到矽薄膜暫態溫度形態的影響。但是受限於現有之量測儀器解析度，直接量測矽薄膜退火過程中的暫態溫度變化是非常困難的，因此目前還是根據固化的物理現象來建立暫態溫度變化的模型。

為了要獲得非晶矽薄膜表面區域的熔融性質，一般是利用熱力學中的熔融一維熱擴散方程式。若假設雷射光能在矽薄膜表面區域瞬間轉變為熱，則雷射光與矽薄膜間的交互作用，以及隨後將能量轉

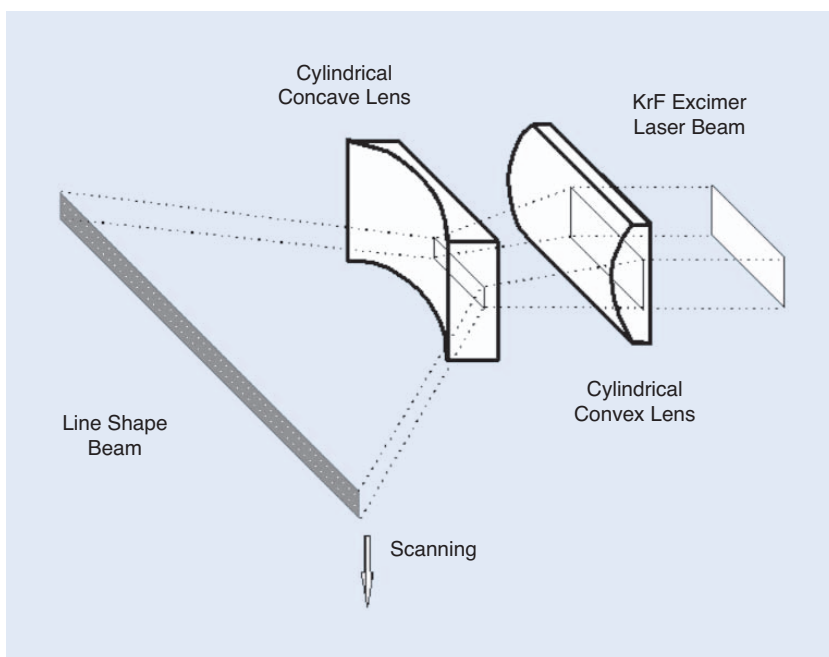


圖 4. 雷射光束經由均相透鏡調變之示意圖。

移至晶格的過程可決定出熱產生函數。於是可以用下面的微分方程式表示出溫度 T 、時間 t 及深度 x 三者之間的關係：

$$\frac{\partial T(x,t)}{\partial t} - \frac{\partial}{\partial x} \left(D \frac{\partial T(x,t)}{\partial x} \right) = p(x,t) \begin{cases} p_0, & 0 < t < \tau \text{ and } x = 0 \\ 0, & t > \tau \text{ or } x > 0 \end{cases}$$

其中 $p(x, t)$ 為熱產生速率，而當雷射光照射時它有一個 p_0 值； D 為熱擴散係數，而它為矽的密度、比熱以及熱傳導係數的函數； τ 則為脈衝雷射持續的時間。

但在實際的狀況下，矽薄膜對雷射光的吸收係數以及反射係數隨著表面的熔融狀態而有所不同，因此 p_0 值亦隨時間而變。

若考慮上述方程式於三維空間上，則熱擴散方程式變為：

$$\rho C \frac{\partial T}{\partial t} = \frac{\partial}{\partial x} \left(k \frac{\partial T}{\partial x} \right) + \frac{\partial}{\partial y} \left(k \frac{\partial T}{\partial y} \right) + \frac{\partial}{\partial z} \left(k \frac{\partial T}{\partial z} \right) + Q$$

其中 ρ 為密度、 C 為比熱、 T 為溫度、 k 為熱傳導

係數、 Q 為內部熱源。基本上熔融深度、熔融時間以及固化速率等隨時間的變化關係，可藉由解上述的三維非線性熱擴散微分方程式，並配合適當的邊界條件來獲得。

計算的結果顯示，雷射退火時固化的速率會受到雷射脈衝持續的時間、雷射的能量密度以及基板的溫度而有所不同，且以基板的溫度影響最大。原則上會希望減低固化的速率來增加複晶矽薄膜的結晶性，因此可藉由基板的加溫而使得固化的速率減低，進而改善複晶矽薄膜的成膜品質。

以準分子雷射退火作再結晶時，其再結晶的機制可根據施以不同雷射能量密度而將其分成三個區域，即部分熔融 (partial melt)、近乎全熔融 (near complete melt) 及完全熔融 (complete melt)。圖 5 所示為晶粒大小與雷射能量的關係圖。在部分熔融區域，此時雷射的能量密度較低，熔融的深度小於薄膜厚度，且形成的晶粒大小隨著能量密度的增加而增加，而形成的晶粒也較小。當雷射的能量密度到達某個程度以上時，此時薄膜可完全被熔融，結晶的方式是以淬冷的方式達成，由於結晶時並無成核基點，是故所形成的晶粒大小會突然驟減。而造成薄膜完全熔融所需的雷射能量密度則隨著各種製程參數的不同而不同，諸如薄膜厚度、雷射退火時基

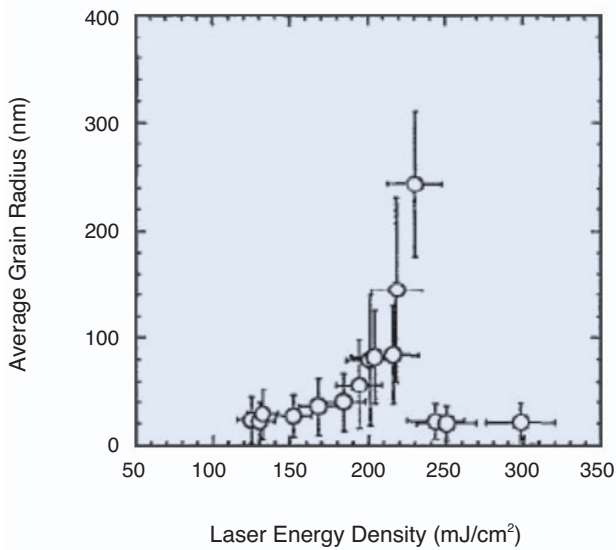


圖 5. 晶粒大小與雷射能量的關係圖。

板的溫度及薄膜本身的性質等。而在部分熔融及完全熔融之間的區域即為近乎全熔融區域，此時熔融的深度近乎等於薄膜厚度，結晶的方式為以未熔融的殘餘顆粒為基點作橫向晶粒成長，是故能夠形成極大的晶粒。由於較大的晶粒可造成較高的載子移動率，因此這個雷射能量密度區域正是製程上所需要的。但不幸的是這個區域的範圍狹窄，很容易因為雷射本身能量密度的不穩定而跳出這個區域，接著造成薄膜完全的熔融而讓晶粒變小，所以也因此造成晶粒大小的均勻度變差，進而影響薄膜電晶體電特性的均勻度。

了解了準分子雷射退火的再結晶機制之後，我們可以知道若要形成大晶粒且均勻性佳的複晶矽薄膜，則準分子雷射本身的穩定度及能量密度的均勻性十分重要，一般以量產上的考量，能量密度的峰值變化最好能低於百分之二。薄膜厚度的均勻性也是另一個考量重點，厚度均勻性必須在正負百分之五變化之內。再者，製程的均勻性亦可藉由增加雷射掃描時重疊的程度與將基板加熱來改善，但是這將會減低生產時的產率。另外增加雷射掃描時重疊的程度也可以使得晶粒的成長變大。

3. 有序性晶粒成長控制

由前述的結果可以知道，以傳統的準分子雷射結晶法雖然可以得到很大的晶粒，但是卻會造成較差的均勻性，因此不斷有新的結晶方式被提出。本實驗室也發表一種可橫向控制晶粒成長的方式，稱之為嵌壁式通道結晶法 (recessed channel crystallization)。

為了達到晶粒橫向成長的目的，一般均必須在非晶矽薄膜中相鄰的區域產生一橫向熱梯度，同時相鄰的區域中有未熔解的固相矽原子可以作為晶粒橫向成長的起點，結合這兩種機制便可以長出橫向成長的晶粒。圖 6 為本實驗室提出的嵌壁式通道結晶法示意圖。利用微影蝕刻與兩次薄膜沉積的步驟，使得通道內外的矽薄膜厚度不同，形成階梯狀的結構，在雷射結晶時，控制適當的雷射能量，造成較薄區域的薄膜完全熔解，較厚區域的薄膜只有

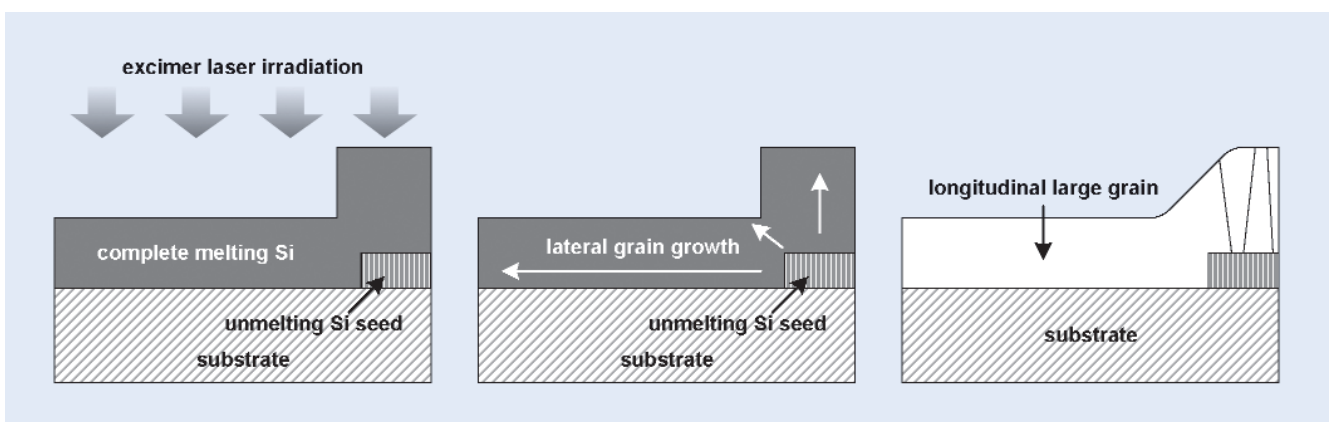


圖 6. 嵌壁式通道結晶法示意圖。

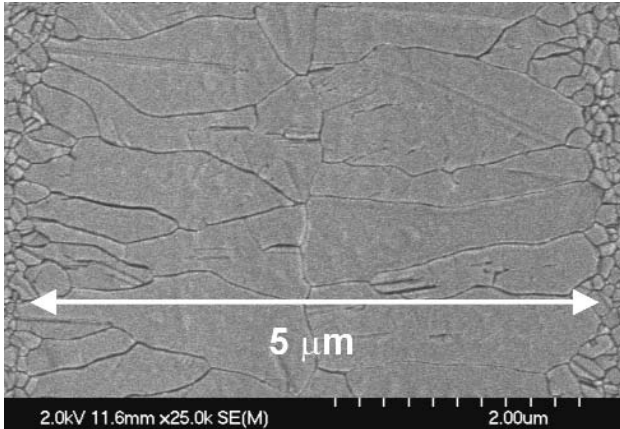


圖 7. 以嵌壁式通道結晶法所得之晶粒。

部分溶解，此時厚度較薄的區域溫度會比厚度較厚的區域為高，自然而然的產生溫度梯度，同時較厚的區域有未溶解的固化點存在，因此固化時晶粒便會由這些未溶解的區域開始往通道內成長，最後在通道中央停止，在通道內就可以產生橫向成長的晶粒。圖 7 為利用這種方式所長出之晶粒排列現象。

嵌壁式通道結晶法除了擁有橫向晶粒成長、晶粒均勻度高以及不易受雷射能量變異影響等優點外，最重要的就是不需要更改現有準分子雷射機台，同時可以減少單位面積雷射光照射的重複百分率，因此即使多了一次曝光與沉積的步驟，但對產率的影響也可以降到最小。表 1 所示為利用嵌壁式通道結晶法與傳統的結晶法所製作的低溫複晶矽薄膜電晶體電性比較，由表中可知，利用新結晶法所製作的薄膜電晶體可以將載子移動率提高一倍以上，同時元件的均勻性也較佳，這使得未來面板系統整合化 (即 system on panel) 的夢想指日可待。

表 1. 嵌壁式通道結晶法與傳統的結晶法製作之低溫複晶矽薄膜電晶體電性。

ELC LTPS TFT 1000 Å active layer	μ_{FE} ($\text{cm}^2/\text{V}\cdot\text{s}$)	V_T (V)	SS (mV/decade)
RC LTPS TFT ($L = 3 \mu\text{m}$)	578	-0.92	185
Conventional LTPS TFT ($L = 3 \mu\text{m}$)	288	-1.60	223
RC LTPS TFT ($L = 4 \mu\text{m}$)	559	-1.06	180
Conventional LTPS TFT ($L = 4 \mu\text{m}$)	269	-1.52	228
RC LTPS TFT ($L = 5 \mu\text{m}$)	467	-0.90	245
Conventional LTPS TFT ($L = 5 \mu\text{m}$)	233	-1.32	230

三、高品質低溫閘極介電層的形成

在低溫複晶矽薄膜電晶體技術中所使用的閘極介電層通常為二氧化矽 (SiO_2)，此乃由於複晶矽與二氧化矽有較佳的界面特性。由於準分子雷射退火後複晶矽的表面粗糙使得閘極介電層易造成局部區域的崩潰 (breakdown)，因此閘極介電層的厚度必須增加以克服這個問題，但這也造成了產率、薄膜電晶體的驅動能力、開口率及亮度等的降低。由於閘極介電層亦深深的影響薄膜電晶體的電特性，因此低溫閘極介電層特性的需求也就相對來得嚴格。

二氧化矽薄膜可利用物理氣相沉積或化學氣相沉積來形成，不過若考慮到階梯覆蓋 (step coverage)，則使用化學氣相沉積是較佳的選擇，而這其中又有許多不同的化學氣相沉積方式及化學組成可用來形成二氧化矽薄膜，不過就大面積基板量產上的考量，電漿輔助化學氣相沉積 (PECVD) 將是一般性的選擇。

而在電漿輔助化學氣相沉積中所採用的化學組成通常有兩種，一是 SiH_4 結合 N_2O ，另一則是 TEOS 結合 O_2 ，通常後者擁有較快的沉積速率、較佳的物理及電特性與較佳的階梯覆蓋，而前者在製程上的整合有較大的優勢。有時為了獲得較佳特性的二氧化矽薄膜，將沉積速率降低是必需的，不過這也間接的降低了產率。再者，將沉積的溫度升高 (約 400°C) 亦有助於改善二氧化矽薄膜的品質與沉積速率。

除了上述所提到之電漿輔助化學氣相沉積外，近來利用高密度電漿直接氧化的方式也漸漸受到注目。由於高密度電漿中的電漿密度遠高於一般的電漿，因此可將氧化層成長的溫度降低，同時由於電

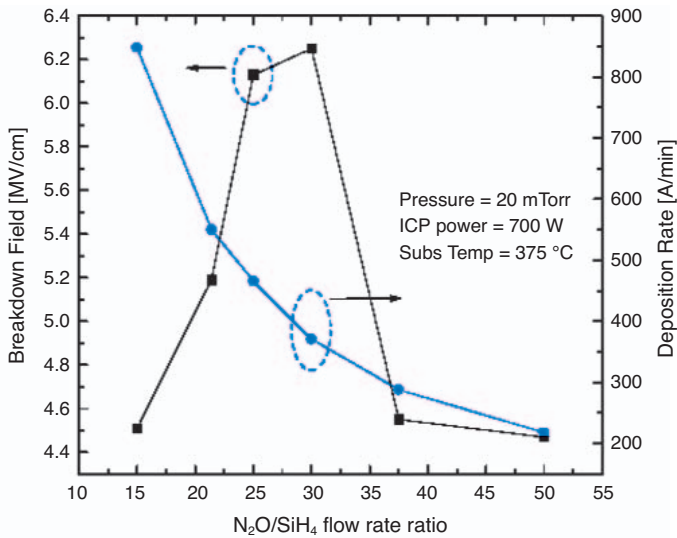


圖 8. 利用電感耦合電漿方式製作之低溫氧化層崩潰特性。

漿密度高，得到的氧化層電特性較佳，因此可以沉積較薄的閘級氧化層，提高薄膜電晶體元件的驅動能力。一般的高密度電漿通常採用電子迴旋共振法 (ECR) 或是電感耦合電漿 (ICP) 兩種方式。圖 8 為利用電感耦合電漿方式所製作之氧化層特性。我們可以發現，當我們選擇適當的 SiH_4 與 N_2O 之比例，可以得到一最大的崩潰電壓值。圖 9 為利用此法所做之薄膜電晶體特性，其載子移動率可以超過 $200 \text{ cm}^2/\text{V}\cdot\text{s}$ 以上。因此利用高密度電漿直接成長超薄閘極氧化層將會是未來低溫複晶矽薄膜電晶體之趨勢。

四、摻雜離子的植入與活化

在低溫複晶矽薄膜電晶體技術中通常有三個步驟需要用到離子摻雜，一是控制起始臨界電壓 (threshold voltage) 的通道摻雜，二是用來形成輕摻雜區域 (LDD)，最後是用來形成源/汲極區。在離子摻雜系統中所使用的氣體源為 PH_3 、 B_2H_6 及 H_2 ，以形成 N 型及 P 型界面，而重要的製程參數包括了基板溫度的控制、精準摻雜量的控制、大面積植入的均勻性及產率上的考量等。

離子摻雜的系統大致可分為兩類，一是離子佈植機 (ion implanter)、一是離子浴植機 (ion shower)，

各有其優缺點。通常離子浴植機的系統價格較為低廉，同時可以大面積化，因此為目前生產線上之主流，不過其在低劑量濃度離子摻雜精準度上的控制則稍嫌不足，因此未來當元件尺寸越做越小，摻雜濃度必須更精準時，必須找出新的製程方式。

在做完離子的植入後接著必須要將這些離子予以活化。就低溫複晶矽薄膜電晶體技術而言，由於其溫度的限制，摻雜離子的活化面臨一個很大的挑戰，一般半導體製程中所使用的活化溫度已遠超過玻璃基板的形變點，因此活化的溫度必須降低，而活化的效率自然將因此而降低。活化的方式通常有三種：包括了雷射退火、爐管退火及快速退火。雷射退火的好處是活化效率高且對玻璃基板造成的影響可減至最低，但均勻性較差及產率較低則是其缺點；而爐管退火操作的溫度通常在 $500-600 \text{ }^\circ\text{C}$ 之間，其優點是均勻性佳，但活化效率差且容易造成玻璃基板的收縮變形；快速退火則擁有高產率的優勢，均勻性與製作成本較雷射退火來得佳，而活化效率則近似於雷射退火遠較爐管退火來得好，不過對於低熔點金屬連線 (如鋁) 可能會造成影響，例如突起 (hillock) 的產生，若用雷射退火活化則較無此疑慮。

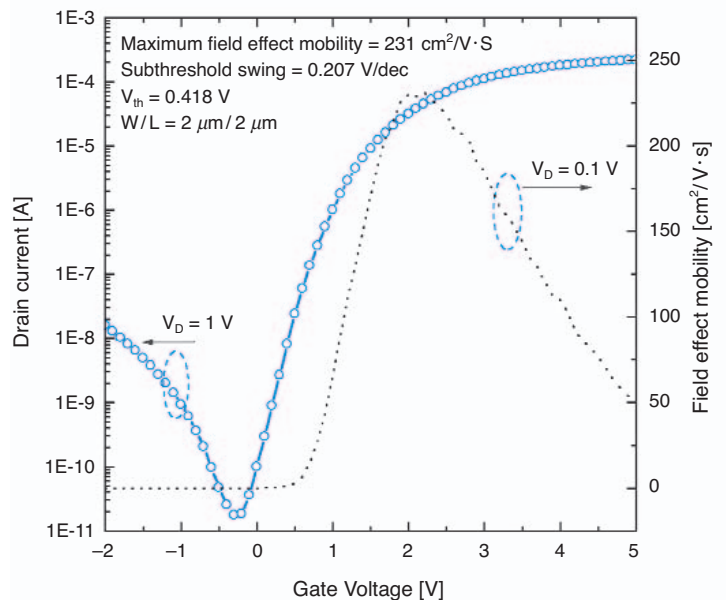


圖 9. 利用電感耦合電漿法製作的低溫複晶矽薄膜電晶體之特性。

五、氫化

氫化 (hydrogenation) 是低溫複晶矽薄膜電晶體技術中另一項特殊的製程。它的作用是利用小原子氫來填補複晶矽薄膜內存在的一些缺陷，以進一步提昇複晶矽薄膜電晶體的電特性；而氫化的另一個好處則是增進元件間的均勻性。不過採用氫化將會造成額外設備成本的支出或延長元件製作時程。

通常氫化的方式有三種：一是將元件暴露於氫氣電漿之中，二是利用含高濃度氫原子的固態源(如 $\text{SiN}_x\text{:H}$) 作熱擴散，三是以氫離子植入並作後續退火來達成。比較三種方式，以電漿法所呈現出的效果最佳，若產生的電漿密度提高則製程時間將可縮短，而固態擴散法在設備成本支出及產率考量下則有其優勢。

六、結語

隨著人類知識不斷的演進，對於新資訊的需求也不斷增加，同時由於社會的腳步加快，傳統的新知識取得管道如報紙、雜誌等將無法滿足人們渴望立即取得資訊的需求，因此可攜帶式的電子產品將會主導未來的知識管道。而一個多功能可以顯示全彩化、高解析度的顯示面板將是這些產品的重要組

件。在未來的顯示面板演進過程裡，低溫複晶矽薄膜電晶體挾著其具有高驅動能力的功能，將扮演一個不可或缺的角色。

鄭晃忠先生為國立清華大學材料科學博士，現任國立交通大學電子工程研究所教授。

常鼎國先生為國立交通大學電子工程研究所博士班學生。

蔡春乾先生為國立交通大學電子工程研究所博士班學生。

陳柏廷先生為國立交通大學電子工程研究所博士班學生。

呂健豪先生為國立交通大學電子工程研究所碩士班學生。

Huang-Chung Cheng received his Ph.D. in materials science from the National Tsing Hua University. He is currently a professor in the Institute of Electronics Engineering at National Chiao Tung University.

Chun-Chien Tsai is currently a Ph.D. student in the Institute of Electronics Engineering at National Chiao Tung University.

Ting-Kuo Chang is currently a Ph.D. student in the Institute of Electronics Engineering at National Chiao Tung University.

Bo-Ting Chen is currently a Ph.D. student in the Institute of Electronics Engineering at National Chiao Tung University.

Jian-Hao Lu is currently a master student in the Institute of Electronics Engineering at National Chiao Tung University.